

DIALOG(R)File 352:Derwent WPI  
(c) 2001 Derwent Info Ltd. All rts. reserv.  
009772085      \*\*Image available\*\*  
WPI Acc No: 1994-051936/199407  
XRAM Acc No: C94-023354  
XRPX Acc No: N94-040980

**Annealing of semiconductor layer - by irradiating annealing wide pulse  
laser beam while making laser intensity of latter portion of each pulse  
lower than that corresp. to silicon@ solidifying point   NoAbstract**

Patent Assignee: CASIO COMPUTER CO LTD (CASK   )

Number of Countries: 001   Number of Patents: 001

Patent Family:

| Patent No         | Kind | Date     | Applicat No | Kind | Date     | Week       |
|-------------------|------|----------|-------------|------|----------|------------|
| <b>JP 6005537</b> | A    | 19940114 | JP 92185665 | A    | 19920622 | 199407   B |

Priority Applications (No Type Date): JP 92185665 A 19920622

Patent Details:

| Patent No  | Kind | Lan Pg | Main IPC       | Filing Notes |
|------------|------|--------|----------------|--------------|
| JP 6005537 | A    |        | 5 H01L-021/268 |              |

Abstract (Basic): JP 6005537 A

Dwg.1/3

Title Terms: ANNEAL; SEMICONDUCTOR; LAYER; IRRADIATE; ANNEAL; WIDE;  
PULSE; LASER; BEAM; LASER; INTENSITY; LATTER; PORTION; PULSE; LOWER;  
CORRESPOND; SILICON; SOLIDIFICATION; POINT; NOABSTRACT

Derwent Class: L03; U11

International Patent Class (Main): H01L-021/268

International Patent Class (Additional): H01S-003/00

File Segment: CPI; EPI

DIALOG(R)File 347:JAPIO  
(c) 2001 JPO & JAPIO. All rts. reserv.  
04361637      \*\*Image available\*\*  
METHOD FOR ANNEALING SEMICONDUCTOR LAYER  
PUB. NO.:      06-005537 [JP 6005537 A]  
PUBLISHED:      January 14, 1994 (19940114)  
INVENTOR(s):   YAMADA HIROYASU  
                 SHIMOMAKI SHINICHI  
APPLICANT(s): CASIO COMPUT CO LTD [350750] (A Japanese Company or  
                 Corporation), JP (Japan)  
APPL. NO.:      04-185665 [JP 92185665]  
FILED:          June 22, 1992 (19920622)  
INTL CLASS:    [5] H01L-021/268; H01S-003/00  
JAPIO CLASS:   42.2 (ELECTRONICS -- Solid State Components)  
JAPIO KEYWORD: R002 (LASERS)  
JOURNAL:        Section: E, Section No. 1534, Vol. 18, No. 199, Pg. 51, April  
                 07, 1994 (19940407)

#### ABSTRACT

PURPOSE: To obtain a polysilicon crystal with a larger grain size in crystallizing an amorphous silicon layer into a polysilicon layer by pulse laser light irradiation.

CONSTITUTION: A beam of laser light 2 projected from a pulse laser source 1 is split into five split beams 4a-4e of laser light. The individual split laser beams 4a-4e take five different optical paths; one taking a longer optical path is attenuated more largely. The beams are then synthesized. The resultant laser light 8 for annealing has a large pulse width, and its intensity at a point and the following points in the pulse width is lower than that correspond to the solidifying point of silicon. Therefore, using the laser light 8 for annealing to irradiate a semiconductor layer (amorphous silicon layer) 9 decelerates the solidifying speed of the silicon once melted, enlarging the grain size of the crystal.

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-5537

(43)公開日 平成6年(1994)1月14日

| (51)Int.Cl. <sup>5</sup> | 識別記号 | 庁内整理番号  | F I | 技術表示箇所 |
|--------------------------|------|---------|-----|--------|
| H 0 1 L 21/268           | Z    | 8617-4M |     |        |
| H 0 1 S 3/00             | A    | 8934-4M |     |        |

審査請求 未請求 請求項の数4(全 5 頁)

(21)出願番号 特願平4-185665

(22)出願日 平成4年(1992)6月22日

(71)出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72)発明者 山田 裕康

東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子研究所内

(72)発明者 下牧 伸一

東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子研究所内

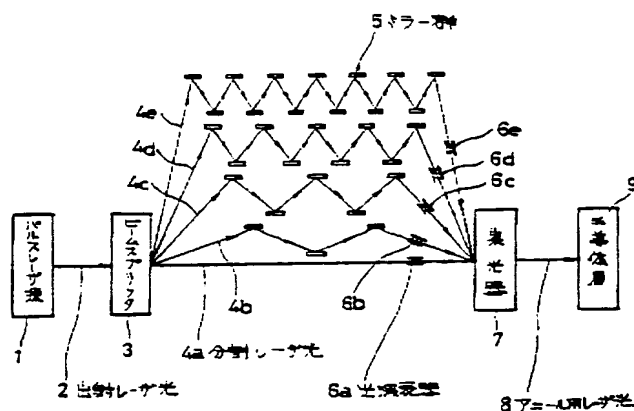
(74)代理人 弁理士 杉村 次郎

(54)【発明の名称】 半導体層のアニール方法

(57)【要約】

【目的】 パルスレーザー光の照射によりアモルファスシリコン層を結晶化してポリシリコン層とする際、ポリシリコンの結晶粒径を大きくする。

【構成】 パルスレーザー源1から出射された1つの出射レーザー光2を5つの分割レーザー光4a~4eに分割する。各分割レーザー光4a~4eは、光路長が相互に異なる光路を通過し、かつ光路長が長くなるほど減衰され、この後合成される。これにより得られたアニール用レーザー光8は、パルス幅が長くかつ該パルス幅のある時点以降のレーザー強度がシリコンの凝固点に対応する強度以下のレーザー光となる。したがって、このアニール用レーザー光8を半導体層(アモルファスシリコン層)9に照射すると、一度熔融したシリコンの凝固速度を遅くすることができ、ひいては結晶粒径を大きくすることができる。



## 【特許請求の範囲】

【請求項1】 パルスレーザ源から出射された出射レーザ光をアモルファスシリコンやポリシリコン等からなる半導体層に照射して該半導体層をアニールする際、前記パルスレーザ源から出射された出射レーザ光に基づいて、パルス幅が前記出射レーザ光のそれよりも長くかつ該パルス幅のある時点以降のレーザ強度がシリコンの凝固点に対応する強度以下であるアニール用レーザ光を形成し、該アニール用レーザ光を前記半導体層に照射するようにしたことを特徴とする半導体層のアニール方法。

【請求項2】 パルスレーザ源から出射された1つの出射レーザ光を複数のレーザ光に分割し、各分割レーザ光の半導体層に到達するまでの各距離を光学系によって異ならせるとともに、各光路におけるレーザ強度の減衰率を変え、この後複数の分割レーザ光を合成して前記半導体層に照射するようにしたことを特徴とする半導体層のアニール方法。

【請求項3】 パルスレーザ源から連続して出射された複数の出射レーザ光の半導体層に到達するまでの各距離を光学系によって異ならせるとともに、各光路におけるレーザ強度の減衰率を変え、この後複数の出射レーザ光を合成して前記半導体層に照射するようにしたことを特徴とする半導体層のアニール方法。

【請求項4】 前記光学系を通過した後の各レーザ光を光減衰器で減衰するようにしたことを特徴とする請求項1ないし3記載の半導体層のアニール方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は半導体層のアニール方法に関する。

【0002】

【従来の技術】 薄膜トランジスタ等の半導体装置の技術分野では、CW(continuous wave)レーザ光やパルスレーザ光を照射してアニールすることにより、アモルファスシリコン層を結晶化してポリシリコン層としたり、ポリシリコン層を再結晶化して単結晶シリコン層としたりすることがある。

【0003】

【発明が解決しようとする課題】 しかしながら、CWレーザ光照射によるアニールの場合には、基板温度を500～600℃程度と高くしなければならず、このため基板としてガラス基板を用いることとすると、高価なガラス基板を用いる必要がある。一方、パルスレーザ光照射によるアニールの場合には、例えばXeClエキシマレーザで308nmというように数百nmのレーザ光を数～数十nmのパルス幅で照射することになるので、短時間の照射で液相成長による（再）結晶化が行なわれることとなり、このため一度溶融したシリコンの凝固速度が遅く、ひいては結晶粒径をある程度以上に大きくすることができない。この結果、例えばアモルファスシリコン

層を結晶化してなるポリシリコン層を活性層とする薄膜トランジスタの場合、ポリシリコンの結晶粒径が小さいと、移動度を高くすることができないことになる。この発明の目的は、パルスレーザ光照射によるアニールにおいて、結晶粒径を大きくすることのできる半導体層のアニール方法を提供することにある。

【0004】

【課題を解決するための手段】 請求項1記載の発明は、パルスレーザ源から出射された出射レーザ光をアモルファスシリコンやポリシリコン等からなる半導体層に照射して該半導体層をアニールする際、前記パルスレーザ源から出射された出射レーザ光に基づいて、パルス幅が前記出射レーザ光のそれよりも長くかつ該パルス幅のある時点以降のレーザ強度がシリコンの凝固点に対応する強度以下であるアニール用レーザ光を形成し、該アニール用レーザ光を前記半導体層に照射するようにしたものである。請求項2記載の発明は、パルスレーザ源から出射された1つの出射レーザ光を複数のレーザ光に分割し、各分割レーザ光の半導体層に到達するまでの各距離を光学系によって異ならせるとともに、各光路におけるレーザ強度の減衰率を変え、この後複数の分割レーザ光を合成して前記半導体層に照射するようにしたものである。請求項3記載の発明は、パルスレーザ源から連続して出射された複数の出射レーザ光の半導体層に到達するまでの各距離を光学系によって異ならせるとともに、各光路におけるレーザ強度の減衰率を変え、この後複数の出射レーザ光を合成して前記半導体層に照射するようにしたものである。

【0005】

【作用】 この発明によれば、パルス幅が長くかつ該パルス幅のある時点以降のレーザ強度がシリコンの凝固点に対応する強度以下であるアニール用レーザ光を半導体層に照射することになるので、長時間の照射で液相成長による（再）結晶化が行なわれることとなり、しかもある時点以降のレーザ強度がシリコンの凝固点に対応する強度以下となり、このため一度溶融したシリコンの凝固速度を遅くすることができ、したがって結晶粒径を大きくすることができる。

【0006】

【実施例】 図1はこの発明の一実施例における半導体層のアニール方法で使用するアニール装置の概略構成を示したものである。このアニール装置では、パルスレーザ源1から出射された1つの出射レーザ光2をビームスプリッタ3で複数の例えば5つの分割レーザ光4a～4eに分割し、各分割レーザ光4a～4eをミラー群5によって光路長が相互に異なる光路を通過させた後各光減衰器6a～6eによって適宜に減衰し、この後これらの分割レーザ光4a～4eを集光器7で合成し、これにより得られたアニール用レーザ光8を半導体層9の表面に照射するようになっている。

【0007】すなわち、このアニール装置では、5つの分割レーザー光4a~4eの各光路長がこの順で長くなっている。そこで、例えば図2(A)に示すように、ある時点Tでパルスレーザー源1から出射レーザー光2がパルス幅 $t$ 、レーザー強度 $P_0$ で出射されたとする。すると、最も短い光路を進む分割レーザー光4aは、ミラー群5のミラーによって1回も反射されることなく、対応する光減衰器6aによって適宜に減衰され、そして図2(B)に示すように、時点Tから所定の時間(例えば $t$ )経過した後、レーザー強度 $P_1$ ( $< P_0$ )で集光器7に入射される。なお、この分割レーザー光4aは減衰させなくてもよいので、レーザー強度 $P_0$ で集光器7に入射させるようにしてもよい。次の分割レーザー光4bは、ミラー群5のうち対応するミラーによって所定の回数反射されるとともに各反射ごとに適宜に減衰され、また対応する光減衰器6bによっても適宜に減衰され、そして図2(C)に示すように、時点Tから所定の時間( $3t/2$ )経過した後、レーザー強度 $P_2$ ( $< P_1$ )で集光器7に入射される。次の分割レーザー光4cは、ミラー群5のうち対応するミラーによって所定の回数反射されるとともに各反射ごとに適宜に減衰され、また対応する光減衰器6cによっても適宜に減衰され、そして図2(D)に示すように、時点Tから所定の時間( $2t$ )経過した後、レーザー強度 $P_3$ ( $< P_2$ )で集光器7に入射される。次の分割レーザー光4dは、ミラー群5のうち対応するミラーによって所定の回数反射されるとともに各反射ごとに適宜に減衰され、また対応する光減衰器6dによっても適宜に減衰され、そして図2(E)に示すように、時点Tから所定の時間( $5t/2$ )経過した後、レーザー強度 $P_4$ ( $< P_3$ )で集光器7に入射される。次の最も長い光路を進む分割レーザー光4eは、ミラー群5のうち対応するミラーによって所定の回数反射されるとともに各反射ごとに適宜に減衰され、また対応する光減衰器6eによっても適宜に減衰され、そして図2(F)に示すように、時点Tから所定の時間( $3t$ )経過した後、レーザー強度 $P_5$ ( $< P_4$ )で集光器7に入射される。

【0008】そして、これらの分割レーザー光4a~4eを合成して得られたアニール用レーザー光8は、図2(G)に示すように、パルス幅が $3t$ と長くなり、またこのパルス幅の $t$ の時点までのレーザー強度が $P$ (シリコンの融点または凝固点に対応する強度)以上となり、パルス幅の $t$ の時点以降のレーザー強度が $P$ 以下となる。したがって、パルス幅が $3t$ と長くかつ該パルス幅の $t$ の時点以降のレーザー強度がシリコンの凝固点に対応する強度以下であるアニール用レーザー光8が半導体層9に照射され、長時間の照射で液相成長による(再)結晶化が行なわれることとなり、しかもある時点以降のレーザー強度がシリコンの凝固点に対応する強度以下となり、このため一度溶融したシリコンの凝固速度を遅くすることができる、ひいては結晶粒径を大きくすることができる。この

結果、例えばアモルファスシリコン層を結晶化してなるポリシリコン層を活性層とする薄膜トランジスタの場合、ポリシリコンの結晶粒径を大きくすることができるので、移動度を高くすることができる。なお、参考として光路差が3mあると、レーザー光の時間差は略10nsとなる。

【0009】なお、上記実施例では、パルスレーザー源1から出射された1つの出射レーザー光2を5つの分割レーザー光4a~4eに分割し、ミラー群5および各光減衰器6a~6eを通過した後の各分割レーザー光4a~4eを合成して1つのアニール用レーザー光8を得ているが、これに限定されるものではない。例えば、図3に示すように、5つの出射レーザー光11~15をパルスレーザー源から連続して出射させるとともに回転多面鏡等によって分散し、ミラー群および各光減衰器を通過した後の各出射レーザー光15a~11aを合成して1つのアニール用レーザー光16を得るようにしてもよい。この場合、図3

(A)の如く出射レーザー光11~15をこの順に出射したとき、最後の出射レーザー光15を最も短い光路で、最も低い減衰率で通過した出射レーザー光15aとし(図3(B))、最後から2番目の出射レーザー光14を2番目に短い光路で、2番目に低い減衰率で通過した出射レーザー光14aとし(図3(C))、最後から3番目の出射レーザー光13を3番目に短い光路で、3番目に低い減衰率で通過した出射レーザー光13aとし(図3(D))、最後から4番目の出射レーザー光12を4番目に短い光路で、4番目に低い減衰率で通過した出射レーザー光12aとし(図3(E))、一番最初に出射した出射レーザー光11を最も長い光路で、最も高い減衰率で通過した出射レーザー光11aとし(図3(F))、これら出射レーザー光11a~15aを合成して、図3(G)に示す如く、パルス幅が広くかつ時間と共に強度が小さくなるレーザー光16となして半導体層に照射する。

【0010】上述せる実施例において、ミラー群の代わりに、複数本のガラスファイバを用い、その長さを相互に異ならせることによって光路長を変え、半導体層に到達する時間を調整するようにしてもよい。さらに、上記実施例では、半導体層を(再)結晶化する場合について説明したが、この発明はこれに限らず、例えば半導体層に注入した不純物を活性化する場合に適用し、拡散層の深さを自由に制御することができる。

【0011】

【発明の効果】以上説明したように、この発明によれば、パルス幅が長くかつ該パルス幅のある時点以降のレーザー強度がシリコンの凝固点に対応する強度以下であるアニール用レーザー光を半導体層に照射しているので、一度溶融したシリコンの凝固速度を遅くすることができ、したがって結晶粒径を大きくすることができる。この結果、例えばアモルファスシリコン層を結晶化してなるポリシリコン層を活性層とする薄膜トランジスタの場合、

ポリシリコンの結晶粒径を大きくすることができるので、移動度を高くすることができる。

【図面の簡単な説明】

【図1】 この発明の一実施例における半導体層のアニール方法で使用するアニール装置の概略構成図。

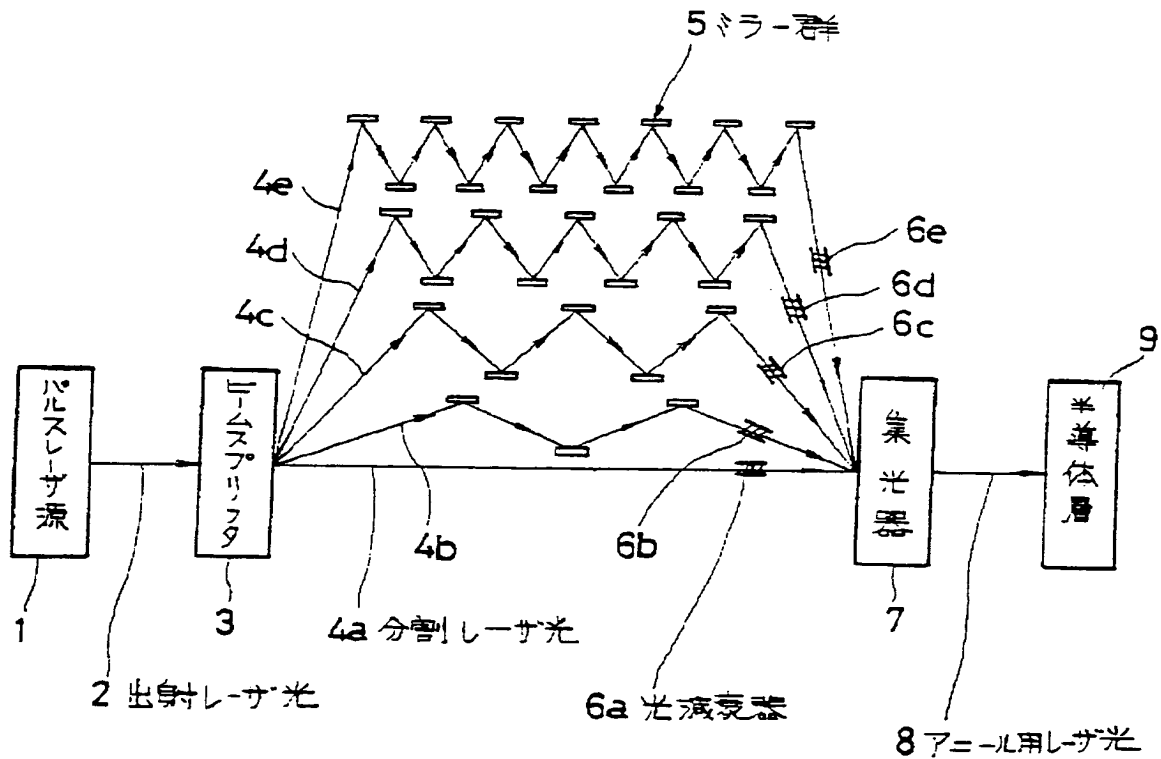
【図2】 この一実施例におけるレーザー光のタイムチャート。

【図3】 この発明の他の実施例におけるレーザー光のタイムチャート。

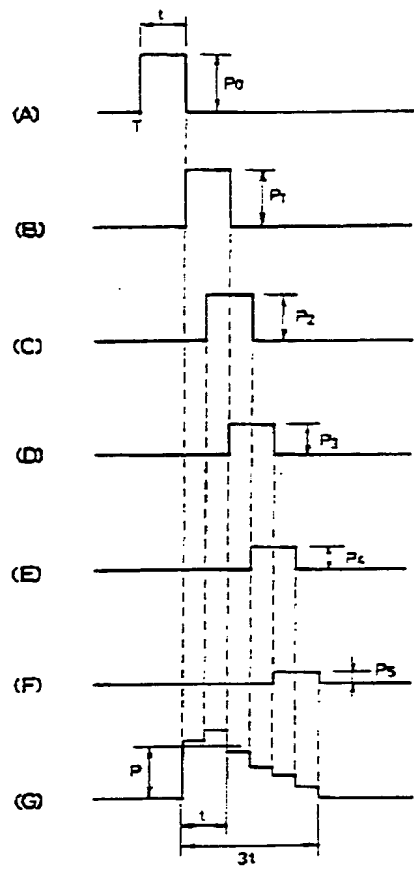
【符号の説明】

- 1 パルスレーザー源
- 2 出射レーザー光
- 3 ビームスプリッター
- 4 a～4 e 分割レーザー光
- 5 ミラー群
- 6 a～6 b 減衰器
- 7 集光器
- 8 アニール用レーザー光
- 9 半導体層

【図1】



【図2】



【図3】

